



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **05091157 A**(43) Date of publication of application: **09 . 04 . 93**

(51) Int. Cl. **H04L 29/00**
H04L 29/14
H04L 25/02

(21) Application number: **04055719**(22) Date of filing: **13 . 03 . 92**

(30) Priority: **14 . 03 . 91 FR 91 9103127**
27 . 06 . 91 FR 91 9108001

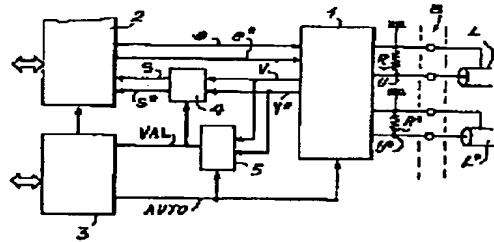
(71) Applicant: **BULL SA**(72) Inventor: **MARBOT ROLAND**

(54) **METHOD AND CIRCUIT FOR DETECTING SIGNAL TRANSMISSION USING TWO-WAY DIFFERENTIAL LINK** COPYRIGHT: (C)1993,JPO

(57) Abstract:

PURPOSE: To reduce the power consumption of a transceiver.

CONSTITUTION: For specific two-way transmission, differential links L and L* are used and a transceiver 1 which gives differential measurement signals V and V* representing a transmit signal of a remote station is used. To save the electric power, the electric power to the transceiver 1 is cut off in a no- activity state. For the purpose, a phase detector 5 is provided, a threshold value which is an intermediate value between a maximum and a minimum value that the measurement signals V and V* possibly have is determined, and the measurement signals V and V* are compared with the threshold value to give a signal VAL representing a transmission activity. The circuit which uses this method can use a voltage comparator or can be made into an integrated circuit.



(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-91157

(43)公開日 平成5年(1993)4月9日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 29/00				
29/14				
25/02	V	8226-5K		
		8020-5K	H 0 4 L 13/ 00	T
		8020-5K		3 1 3
審査請求 有 請求項の数21(全 10 頁)				

(21)出願番号 特願平4-55719

(22)出願日 平成4年(1992)3月13日

(31)優先権主張番号 9 1 0 3 1 2 7

(32)優先日 1991年3月14日

(33)優先権主張国 フランス(FR)

(31)優先権主張番号 9 1 0 8 0 0 1

(32)優先日 1991年6月27日

(33)優先権主張国 フランス(FR)

(71)出願人 390035633

ブル・エス・アー

フランス国、75116・パリ、アブニユ・ド
ウ・マラコフ、121

(72)発明者 ロラン・マルボ

フランス国、78000・ベルサイユ、ブルバ
ール・ドユ・ロワ、36

(74)代理人 弁理士 川口 義雄 (外3名)

(54)【発明の名称】 双方向差動リンクを使用する信号伝送を検出する方法及び回路

(57)【要約】 (修正有)

【目的】トランシーバの電力消費を節減する。

【構成】所定の双方向伝送において、差動リンクL、L*が使用され、遠隔ステーションの伝送信号を表わす差動測定信号V、V*を与えるトランシーバ1が使用される。電力消費を削減するために、トランシーバ1への電力を非アクティビティの間は中断する。そのため位相検出器5を設け、測定信号V、V*がとり得る最大値と最小値との間の中間値であるしきい値を決定し、測定信号V、V*としきい値とを比較することから得られた伝送アクティビティを表わす信号VALを与える。この方法を使用する回路では電圧比較器を使用し、また集積回路とすることもできる。

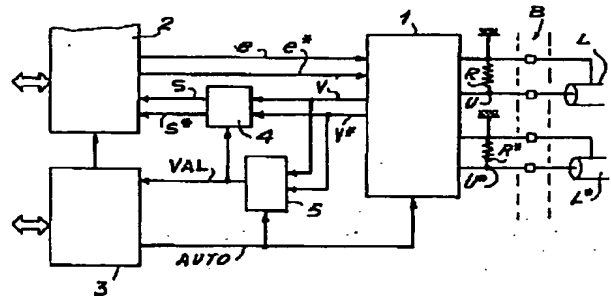


FIG. 1

【特許請求の範囲】

【請求項1】 2つの差動伝送ラインを介して別の同様のトランシーバに接続されている少なくとも1つのトランシーバを使用する伝送システムにおいて信号伝送を検出する方法であって、前記トランシーバが、差動送信用信号及び差動受信信号を生成するための差動増幅手段を含んでおり、前記増幅手段が、各伝送ラインにおいて、該ラインに適合するために該ラインに接続されている整合インピーダンスと、前記インピーダンス及び前記ラインに並列に信号を供給するために伝送命令信号にตอบสนองして命令される伝送信号ジェネレータと、他方のトランシーバによって生成される伝送信号に従うように前記整合インピーダンス中を流れる電流と補償電流との代数和を表わす測定信号を与えるための受信手段とを含んでおり、前記増幅手段に接続されている電力供給手段が、電力供給命令信号の関数として作動化または非作動化され得、各トランシーバにおいて、前記測定信号によって表わされる電流がとり得る最大値と最小値との間の中間値の電流を表わすしきい値を決定し、各ラインの測定信号を前記選択されたしきい値と比較し、前記比較の関数として且つ前記しきい値が前記測定信号値間にあるか否かによって伝送のアクティビティを表わす信号を生成することからなることを特徴とする信号伝送を検出する方法。

【請求項2】 前記測定信号の一方が、前記しきい値によって表される電流よりも絶対値において大きい電流を表わすときに、アクティビティ信号が生成されることを特徴とする請求項1に記載の方法。

【請求項3】 前記2つの測定信号が、前記しきい値によって表される電流よりも絶対値において同時に小さい電流を表わすときに、非アクティビティ信号が生成されることを特徴とする請求項1に記載の方法。

【請求項4】 2つの差動伝送ラインを介して別の同様のトランシーバに接続されている少なくとも1つのトランシーバを有する伝送システムにおいて信号伝送を検出するための回路であって、前記トランシーバが、各伝送ラインにおいて、該ラインに適合するために該ラインに接続されている整合インピーダンスと、前記インピーダンス及び前記ラインに並列に伝送信号を供給するために伝送命令信号にตอบสนองして命令される伝送信号ジェネレータと、他方のトランシーバによって生成される伝送信号に従うように前記整合インピーダンス中を流れる電流と補償電流との代数和を表わす測定信号を与えるための受信手段とを含む差動送信用信号及び差動受信信号を生成するための差動増幅手段と、前記増幅手段に接続されており且つ電力供給命令信号の関数として作動化または非作動化され得る電力供給手段と、各トランシーバにおいて、前記測定信号によって表される電流がとり得る最大値と最小値との間の中間値の電流を表わすしきい値を決定し、各ラインの測定信号を前記選択されたしきい値と比較し、前記比較の関数として且つ前記しきい値が前記

測定信号の値の間にあるか否かによって伝送のアクティビティを表わす信号を生成する手段とを含む回路。

【請求項5】 前記測定信号が電圧であり、各受信機における前記手段が、前記しきい値を与える電圧ジェネレータを有する検出回路を含むことを特徴とする請求項4に記載の回路。

【請求項6】 前記測定信号を前記しきい値とそれぞれ比較するための2つの比較器を含んでおり、前記比較器の出力が、伝送のアクティビティを表わす信号を与える論理ゲートの入力に与えられることを特徴とする請求項5に記載の回路。

【請求項7】 前記しきい値が前記トランシーバの前記増幅手段の電力状態に従う場合において、前記電圧ジェネレータが、前記電力供給命令信号によって命令される可変電圧ジェネレータであることを特徴とする請求項5に記載の回路。

【請求項8】 前記測定信号を前記しきい値とそれぞれ比較するための2つの比較器を含んでおり、前記比較器の出力が、伝送のアクティビティを表わす信号を与える論理ゲートの入力に与えられることを特徴とする請求項6に記載の回路。

【請求項9】 前記電圧ジェネレータが、固定電圧によってバイアスされるベースと、第1の抵抗を介して第1の電位に接続されているコレクタと、前記電力供給命令信号にตอบสนองして断線され得る第3の抵抗と並列に接続されている第2の抵抗によって形成されているアセンブリを介して第2の電位に接続されているエミッタとを有するバイポーラトランジスタを含んでおり、前記トランジスタのコレクタの電位が前記しきい値を表わすことを特徴とする請求項7に記載の回路。

【請求項10】 前記電圧ジェネレータが、固定電圧によってバイアスされるベースと、第1の抵抗によって第1の電位に接続されているコレクタと、前記電力供給命令信号にตอบสนองして断線され得る第3の抵抗と並列に接続されている第2の抵抗によって形成されているアセンブリを介して第2の電位に接続されているエミッタとを有するバイポーラトランジスタを含んでおり、前記トランジスタのコレクタの電位が前記しきい値を表わすことを特徴とする請求項8に記載の回路。

【請求項11】 前記第3の抵抗が、前記電力供給命令信号を受取るように接続されているゲートを有するMOSトランジスタと直列な抵抗を含むことを特徴とする請求項8に記載の回路。

【請求項12】 前記第3の抵抗が、前記電力供給命令信号を受取るように接続されているゲートを有するMOSトランジスタと直列な抵抗を含むことを特徴とする請求項10に記載の回路。

【請求項13】 2つの差動伝送ラインを介して各々が別の同様のトランシーバに接続されている多数のトランシーバを含む集積回路であって、前記トランシーバが、

前記ラインにおいて差動送信信号及び差動受信信号を生成するための差動増幅手段を含んでおり、前記増幅手段が、各ラインにおいて、該ラインに適合するために該ラインに接続されている整合インピーダンスと、伝送命令信号に応答して命令され且つ前記インピーダンス及び前記ラインに並列に信号を供給する伝送信号ジェネレータと、他方のトランシーバによって生成される伝送信号のみに実際に従うように前記整合インピーダンス中を流れる電流と補償電流との代数和を表わす測定信号を与えるための受信手段とを含んでおり、各トランシーバの前記増幅手段に接続されている電力源を電力供給命令信号によって作動化または非作動化するための手段と、各トランシーバに係る伝送検出回路とを含むことを特徴とする集積回路。

【請求項14】 前記検出回路が、しきい値を与える電圧ジェネレータを含むことを特徴とする請求項13に記載の集積回路。

【請求項15】 前記測定信号を前記しきい値とそれぞれ比較するための2つの比較器を含んでおり、前記比較器の出力が、伝送のアクイビティを表わす信号を与える論理ゲートの入力に与えられることを特徴とする請求項14に記載の回路。

【請求項16】 前記しきい値が前記トランシーバの前記増幅手段の電力状態に従う場合において、前記電圧ジェネレータが、前記電力供給命令信号によって命令される可変電圧ジェネレータであることを特徴とする請求項14に記載の回路。

【請求項17】 前記しきい値が前記トランシーバの前記増幅手段の電力状態に従う場合において、前記電圧ジェネレータが、前記電力供給命令信号によって命令される可変電圧ジェネレータであることを特徴とする請求項15に記載の回路。

【請求項18】 前記電圧ジェネレータが、固定電圧によってバイアスされるベースと、第1の抵抗を介して第1の電位に接続されているコレクタと、前記電力供給命令信号に応答して断線され得る第3の抵抗と並列に接続されている第2の抵抗によって形成されているアセンブリを介して第2の電位に接続されているエミッタとを有するバイポーラトランジスタを含んでおり、前記トランジスタのコレクタの電位が前記しきい値を表わすことを特徴とする請求項16に記載の回路。

【請求項19】 前記電圧ジェネレータが、固定電圧によってバイアスされるベースと、第1の抵抗を介して第1の電位に接続されているコレクタと、前記電力供給命令信号に応答して断線され得る第3の抵抗と並列に接続されている第2の抵抗によって形成されているアセンブリを介して第2の電位に接続されているエミッタとを有するバイポーラトランジスタを含んでおり、前記トランジスタのコレクタの電位が前記しきい値を表わすことを特徴とする請求項17に記載の回路。

【請求項20】 前記第3の抵抗が、前記電力供給命令信号を受取るように接続されているゲートを有するMOSトランジスタと直列な抵抗を含むことを特徴とする請求項18に記載の回路。

【請求項21】 前記第3の抵抗が、前記電力供給命令信号を受取るように接続されているゲートを有するMOSトランジスタと直列な抵抗を含むことを特徴とする請求項19に記載の回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、ポイントツーポイント方式の直列双方向リンクによって差動伝送ラインを使用するステーション間またはユニット間のデジタルデータ伝送の分野に関する。このようなラインは、各端部でステーションに、ステーションに係る送受信機を介して接続されているより線対または同軸ケーブルであり得る。

【0002】

【従来の技術及び発明が解決しようとする課題】多数の用途において、ラインをより有効に使用するために、両ステーションにおける同時伝送を許可する伝送モードを使用することが好ましい。

【0003】適切な応用例としては、多数のユニットを含む中央情報処理サブシステムのユニットにおける相互接続がある。プロセッサ及びメモリの数が増えると、これら全てのユニット間の情報交換を行なうためにバスを選択することはもはや適当ではない。この場合には、各ユニットをシステムの他の全てのユニットに並行性を増大するように接続する直列リンクを使用することが好ましい。このようなシステムに要求される多数のリンクを考えると、双方向リンクの選択が好ましい。

【0004】かかる双方向伝送には、整合インピーダンスによってラインに接続されているトランシーバが各ステーションに存在することが必要である。トランシーバの受信部分は、衝突、即ち相互に接続されている2つのステーションの送信機による共通リンク上での同時送信を取り扱い得る手段を含む。かかる手段は、全ての環境下で、遠隔ステーションによって送信された信号の存在及び特性をラインの電気状態から検出できることが必要である。

【0005】上記問題を解決するために一般に使用される原理は、ステーションが送信中のとき同じステーションの送信機によってライン上に生成される作用を受信機において補償することである。即ち送信の場合には、ライン上に存在する信号を伝送信号から減算することが行われる。得られた差は、遠隔ステーションの送信機によって送信された信号を表している。この例は、例えば欧州特許出願第186142号に“Two wire bi-directional digital transmission system”の標題で記載されて

いる。

【0006】別の解決策は、問題のステーションの送信機が送信中であるときにライン信号から送信信号を減算するのではなくて、反対に、ライン信号を、ステーションが送信中でないときに得られた和が他方のステーションの伝送信号のみを表わすように適当に選択された同じ極の補償信号に加算することからなる。

【0007】上記送信手段及び受信手段は、電力供給されねばならない電気回路によって実現されることを理解されたい。高速回路を得るためには、ECL（エミッタ結合論理回路）のようなバイポーラトランジスタを使用する技術が選択される。その結果、休止時の回路によるエネルギー消費は無視し得ないものにあり、回路の過剰な発熱を引き起こし得る。多数のユニット間の相互接続の例においては、システムの各ユニットと他のユニットとのインターフェースをなすために集積回路を使用するのが有利である。各集積回路は、それらのうち幾つかだけが同時にアクティブとなる多数のトランシーバを含み得る。休止している全てのものは無用な電力消費及び発熱を増大する。

【0008】上記問題を解決するためには、トランシーバが送信にも受信にも使用されていないときには、トランシーバまたは少なくともそれらの電源回路への電力を絶ち得ることが望ましい。

【0009】しかしながら、トランシーバへの電力を絶ち得ても尚信頼性のある伝送動作を可能とせねばならない。トランシーバの電力が絶たれた問題のステーションにおいて、このトランシーバが接続されているステーションが信号を伝送中であるか否かについて検出することが常に可能であらねばならない。何故ならば、信号が伝送されたならば問題のトランシーバへの電力供給を直ちに再開せねばならないからである。

【0010】

【課題を解決するための手段】本発明の目的は、差動双方向リンクに適合されており且つトランシーバへの電力を絶つことを可能にする伝送を検出するための方法を提案することにより、上記問題を解決することである。

【0011】より正確には、本発明の課題は、2つの差動伝送ラインを介して別の同様のトランシーバに接続されている少なくとも1つのトランシーバを使用する伝送システムにおいて信号伝送を検出するための方法であって、トランシーバが、差動送信信号及び差動受信信号を生成するための差動増幅手段を含んでおり、増幅手段が、各伝送ラインにおいて、該ラインに適合するために該ラインに接続されているインピーダンスと、伝送命令信号に応答して命令され且つインピーダンス及びラインに並列に信号を与える伝送信号ジェネレータと、他方のトランシーバによって生成される伝送信号のみに従うように前記整合インピーダンス中を流れる電流と補償電流との代数和を表わす測定信号を与えるための受信手段と

を含んでおり、増幅手段への電力供給手段が、電力供給命令信号の関数として作動化または非作動化され得、各トランシーバにおいて、測定信号によって表される電流がとり得る最大値と最小値との間の中間値の電流を表わすしきい値を決定し、各ラインの測定信号を選択されたしきい値と比較し、しきい値が測定信号値間にあるか否かに従って前記比較の関数として伝送のアクティビティを表わす信号を生成することの特徴とする方法である。

【0012】しきい値が測定信号値間にあるか否かを決定するためには、測定信号の1つが、しきい値によって表される電流よりも絶対値において大きい電流を表わすかどうか検証することができる。そうならば、伝送はアクティブである。

【0013】前述のものに等価の別の可能性は、測定信号が、しきい値によって表される電流よりも絶対値において同時に小さい電流を表わすかどうか検証することからなる。そうであるならば、伝送は非アクティブである。

【0014】上記可能性の一方または他方が、使用する用途及び技術に従って、使用の容易さの関数として選択され得る。ECL技術を使用するならば、上記両解決策は同一の回路の実施態様をもたらすということが注目される。

【0015】本発明は、上述のタイプのトランシーバと協働することが意図されており且つ特に本発明の方法を実施するように構成された伝送検出用の回路に係る。この回路は、測定信号が電圧であって、検出回路が、しきい値を与える電圧ジェネレータを含むことを特徴とする。

【0016】本発明の別の特徴においては、回路は、測定信号をしきい値とそれぞれ比較するための2つの比較器を含んでおり、比較器の出力は、伝送のアクティビティを表わす信号を提供する論理ゲートの入力に与えられることを特徴とする。

【0017】特定のケースでは、伝送アクティビティを正しく検出するのに単一のしきい値では十分でない。例えば加算による補償を使用するのであれば、測定信号の最大値及び最小値は、増幅手段の電源の状態に従う。

【0018】上記可能態様を提供するために及び本発明の別の特徴においては、回路は更に、しきい値がトランシーバの増幅手段の電力状態に依存するケースでは、電圧ジェネレータは電力供給命令信号によって命令される可変電圧ジェネレータであることを特徴とする。

【0019】更に本発明は、上述のタイプの複数のトランシーバを含む集積回路にも関する。この集積回路は、電力供給命令信号によって各トランシーバの増幅手段への電源を作動化または非作動化するための手段を含み且つ更に各トランシーバと関係する本発明の伝送検出回路をも含む。

【0020】

【実施例】本発明の他の態様、実施例の詳細及び利点を以下の記述において説明する。

【0021】図1全体は、本発明の方法を実施するトランシーバデバイスを示す。非限定的な実施例によると、図1のトランシーバデバイスは、情報処理システムのユニット間の相互接続を行なうために使用され得る並列-直列、直列-並列インターフェース回路からなる。これは有利には、複数の双方向差動トランシーバを含む集積回路の形態で実現される。

【0022】図1にはただ1つのトランシーバが示されており、これは、整形回路4と本発明に従う伝送検出器5とが協働する差動双方向増幅器1で構成されている。増幅器1は、各々が整合インピーダンスR、R*と関係ラインL、L*とに並列に電力を供給する2つの差動入/出力U、U*を含んでいる。整合インピーダンスR、R*とラインL、L*との間の電気接続は、集積回路の端子Bを介して行われている。

【0023】増幅器1は、その入力で、伝送命令信号ジェネレータ2によって提供される差動伝送命令信号e、e*を受取る。伝送命令信号ジェネレータ2は例えば、並列入/出力を介して関係ユニット（図示なし）に接続されている並直-直並変換器である。

【0024】増幅器1は、ラインL、L*の端部に接続されているもう1つのステーションによって送信される信号を表わす差動測定信号V、V*を与える。

【0025】電力供給命令回路3は、関連ユニットの制御下に、各増幅器の電源回路への電力供給を命令する信号AUTOを与える。回路3は、並直-直並変換器2の電源にも命令するのが有利である。

【0026】伝送検出器5はその入力において測定信号V、V*及び電力供給命令信号AUTOを受取り、且つ、遠隔ステーションの伝送アクティビティを表わす信号VALを与える。

【0027】整形回路4は測定信号V、V*とアクティビティ信号VALとを受取り、且つ差動受信信号s、s*を命令信号発生回路2に与える。

【0028】図1の回路は以下のように機能する。通常動作においては、注目のステーション及び遠隔ステーションのトランシーバは電力を供給されている。両ステーション間の情報交換が長期間なかった場合には、各ユニットは、電力供給を中断する命令を電力供給命令回路3に送ることができる。遠隔ステーションのトランシーバへの電力が絶たれた場合、これは差動信号V、V*の不存在につながり、このことは回路5によって検出される。その結果、この回路は信号VALを0にする。そうすると回路4はその出力s及びs*をそれぞれ1にする。他方で、信号VALは回路3によって関連ユニットに伝送される。所定の基準の関数として、ユニットは、回路3への電力を絶つことを命令することができ、その場合には回路3はAUTO信号を0にする。

【0029】遠隔ステーションが伝送を再び始めると、差動電圧V、V*の存在が検出回路5によって検出され、そうして検出回路5は信号VALを1にする。信号VALの状態の変化は回路3によって検出され、回路3は、信号AUTOを1にすることにより増幅器1及び並直-直並変換器2への電力供給を自動的に維持または再確立する。更に、信号VALによって整形回路4も使用可能となり、そうすると整形回路4は差動増幅器として機能する。

【0030】以下の説明において詳細が理解されるように、回路5の入力AUTOは、レベルV、V*がトランシーバの電力供給状態に従う場合に与えられる。

【0031】ブロック図の形態の図2は、本発明に従う伝送検出回路を示す。この回路は、信号AUTOの論理値の関数としてしきい値Vtを与えるしきい値ジェネレータ6を含む。2つの比較器C及びC*はそれぞれ測定信号V及びV*をしきい値Vtと比較する。比較器C及びC*の出力x及びyは論理ゲート7の入力に与えられ、論理ゲート7の出力はアクティビティ信号VALを与える。

【0032】図2の動作を説明する前に、各測定信号VまたはV*は、関係する整合インピーダンスRまたはR*内を流れる電流と、測定信号V、V*が実際に他方のトランシーバによって生成される伝送信号にのみ依存するような値である補償電流との代数和を表わすことを述べておくのが適当であろう。更に、ジェネレータ6によって与えられるしきい値Vtは、測定信号V、V*によって表される電流がとり得る最大値と最小値との間の中間値の電流を表わす。他方で、信号V、V*及びVtが与えられる比較器C及びC*の入力は、関係する測定信号VまたはV*がしきい値Vtによって表される電流よりも絶対値において大きい電流を表わすときに、各出力xまたはyが論理値1をとるように選択される。この場合、論理ゲート7はORゲートであり、差動信号V、V*が存在するときにゲート7の出力VALは論理値1をとる。

【0033】変形例においては、比較器C、C*の入力は反転することができる。そうすると、関連の測定信号VまたはV*がしきい値によって表される電流よりも絶対値において小さい電流を表わすときに、各出力xまたはyが論理値1をとる。この場合、ゲート7は、VALの補数であるインアクティビティ信号VAL*を与えるANDゲートであり得る。これとは逆にNORゲートを使用するのであれば、ゲート7は信号VALを直接与える。

【0034】図4を参照して詳細が理解されるように、ECL実施例はその差動出力で信号VAL及びVAL*を同時に与える。

【0035】図3は、双方向差動タイプ増幅器の特定のECL実施例を示す。これは、差動リンクのラインL、

L*に関して対称に配置され且つそれぞれ接続されている2つの信号経路またはチャネルを含んでいる。ラインLと関係する左側の信号経路は、その一方の端子が接地電位V_{dd}に接続されており且つその他方の端子がポイントUを介してラインLとバイポーラトランジスタT1のコレクタとに接続されている整合インピーダンスRを含む。トランジスタT1のエミッタは両チャネルに共通である第1の電流源S1に接続されている。トランジスタT1のベースは伝送命令信号eを受取る。トランジスタT1のコレクタは第2のトランジスタT2のコレクタにインピーダンスr及び端子V0を介して接続されている。トランジスタT2のベースは、eの補数である信号e*を受取り、そのエミッタは、両信号経路またはチャネルに共通な第2の電流源S2に接続されている。これと対称に、右側の信号経路またはチャネルは、その一方の端子が接地されており且つその他方の端子がポイントU*を介してラインL*とトランジスタT1*のコレクタとに接続されている整合インピーダンスR*を含む。トランジスタT1*のエミッタは電流源S1に接続されている。トランジスタT1*のコレクタは第2のトランジスタT2*のコレクタに別のインピーダンスr及び端子V0*を介して接続されている。トランジスタT2*のエミッタは第2の電流源S2に接続されている。トランジスタT1*及びT2*はそれらのベースでそれぞれ信号e*及びeを受取る。差動命令信号を構成する信号e及びe*は相補的であり、所定の論理値を表わす。実際には信号e及びe*はそれぞれトランジスタT2*及びT2のベースに、インピーダンスR及びR*の構造キャパシティに起因し、時定数を補償するよう作用する抵抗を介して与えられる。

【0036】電流源S1は、そのコレクタがトランジスタT1及びT1*のエミッタに接続されており且つそのエミッタがNMOSトランジスタN1のドレインソース経路を介して負電位V_{ss}に接続されているバイポーラトランジスタT3によって構成されている。トランジスタT3のベースは調整電圧A1によって命令され、トランジスタN1のゲートは電力供給命令信号AUTOを受取る。同様に第2の電力源S2は、そのコレクタがトランジスタT2及びT2*のエミッタに接続されており且つそのエミッタが抵抗r1を介して電位V_{ss}に接続されているバイポーラトランジスタT4によって構成されている。トランジスタT4のベースは、そのゲートが信号AUTOによって命令されるNMOSトランジスタN2のドレインソース経路を介してバイアス電圧V_{ref}に接続されている。トランジスタT2及びT2*のコレクタV0及びV0*は、それぞれトランジスタT5及びT5*と、バイポーラトランジスタのエミッタを電位V_{ss}に接続する抵抗として接続されているNMOSトランジスタとによって構成されているエミッタフォロアの入力に接続されており、トランジスタT5及びT5

*のコレクタは接地されている。トランジスタT5及びT5*のエミッタは増幅器の差動出力V_o、V_o*を構成する。

【0037】インピーダンスrと電流i及びIの値は、ポイントV0及びV0*における電圧が実際には遠隔ステーションの伝送信号にのみ依存するように、関係式 $r_i = R I / 2$ を満足するように選択される。r_iとRI/2の差の関数として調整電圧A1によって電流Iに作用する自動制御回路（図示なし）が備えることが有利である。

【0038】図3の回路の動作を説明するために、対応する電圧が固定負電位V_{ss}に比べて高いときに信号が論理値1をとる正論理の取り決めを使用する。更に、e、e*のような差動信号は、e=1で且つe*=0のときに論理値1をとると仮定する。

【0039】通常動作においては信号AUTO=1である。このとき電流源S1及びS2はアクティブであり、それぞれ電流I及びiを出力する。差動伝送命令信号e、e*が1であるならば、トランジスタT1は導通であり、トランジスタT1*はブロックされる。原則として整合インピーダンスRはラインLの特性インピーダンスと等しい値を有するが故に、トランジスタT1は1/2近傍の電流を整合インピーダンスR及びライン内に注入する。遠隔ステーション自体がアクティブであるならば、即ちラインL、L*の端部に接続されている双方向増幅器が電力を供給されているならば、（僅かな損失は除き）実際に1/2に等しい電流が、遠隔増幅器に与えられた差動伝送命令信号の論理値に従ってインピーダンスRまたはR*の一方に注入される。

【0040】他方で、トランジスタT2*は、信号e=1がそのベースに与えられることにより導通にされ、トランジスタT2は、信号e*=0がそのベースに与えられることによりブロックされる。そうすると電流iが、右側の信号経路の抵抗r内に注入される。I、i及びrは、比 $r_i = R I / 2$ を有するように選択されるので、ポイントV0及びV0*における電圧はそれぞれ、遠隔ステーションの差動伝送命令信号の論理値に従って値-R I及び-R I/2、または-R I/2及び-R Iをとる。差動伝送命令信号e、e*の論理値が0のときにV0とV0*が同じ値をとることは容易に検証される。

【0041】2つのステーションが休止しているならば、インピーダンスR及びR*に電流は供給されない。従ってポイントV0及びV0*における接地に対する電位はゼロである。

【0042】他方で、遠隔ステーションのみが休止しているならば、ポイントV0及びV0*における電圧は同時に値-R I/2をとる。

【0043】最後に、注目のステーションのみが休止しているならば、ポイントV0及びV0*における電圧は、遠隔ステーションの差動伝送命令信号の論理値に従

10

20

30

40

50

ってそれぞれ値 $-R1/2$ 及び0、または0及び $-R1/2$ をとる。

【0044】即ち、注目のステーションが非アクティブであるかアクティブであるかによってそれぞれ $-R1/4$ または $-3R1/4$ に等しい第1のしきい値が選択されたならば、ポイントV0及びV0*における電圧をこのしきい値と比較することにより伝送アクティビティを検出することができ、ポイントV0及びV0*の一方における電圧がこのしきい値よりも代数値で小さければアクティビティが認められる。同様に、2つの電圧V0及びV0*が同時にこのしきい値より大きいならば、伝送のインアクティビティが認められ得る。

【0045】双方向増幅器が前述したような減算による補償を行なうケースでは、単一のしきい値しか必要でないことは特筆に値しよう。

【0046】インピーダンスアダプタとして作用するエミッタフォロアアセンブリT5及びT5*は、図4に示したECL伝送検出回路5の差動入力に与えられる電圧V及びV*を与える。

【0047】図4の回路は、実質的には、それぞれ信号V及びV*に関係する2つの電圧比較器C及びC*と、しきい値電圧ジェネレータ6と、論理ゲート7とで構成されている。

【0048】電圧ジェネレータ6は、そのベースがバイアス電圧Vrefを受取り且つそのコレクタが第1の抵抗R1を介して接地電位Vddに接続されているバイポーラトランジスタT6を含んでいる。トランジスタT6のエミッタは、第2の抵抗R2とこれに並列に接続されている直列アセンブリ、即ち第3の抵抗R3及びそのゲートが信号AUTOを受取るNMOSTランジスタN3のドレインソース経路によって形成されているアセンブリとによって形成されているアセンブリを介して、負電位Vssに接続されている。抵抗R3及びトランジスタN3は、信号AUTOの関数として電位Vssに接続されたりまたはそこから断線される抵抗と等価である。この抵抗等価体は、抵抗R3と、トランジスタN3のドレインソース経路の抵抗との和に等しい値r3を有する。抵抗R1、R2、r3の選択によって、2つのしきい値に対応する2つの電圧レベルVt。を確立することができる。

【0049】ジェネレータ6の値決定(dimensioning)は以下に行なわれ得る。一般に積R1の値は、トランシーバ信号の動特性(dynamics)を固定するデータである。他方で、トランジスタT6のベースに与えられるバイアス電圧Vrefは、増幅器の第2の電流源S2のトランジスタT4に与えられるものと同一である。結果的にトランジスタT6のエミッタ電圧は、値Vrefから、実際には一定であるトランジスタT6のベースエミッタの電圧降下だけオフセットした値に固定される。こうして抵抗R2の端子における電圧

Veは固定され、電流源S2の抵抗r1の端子における電圧と等しい。

【0050】図3に関連して、この特定の実施例に使用されている2つのしきい値は、増幅器が電力を供給されているか否かによって $-3R1/4$ 及び $-R1/4$ に等しい接地に対する電圧であることが判る。従って、抵抗R1、R2及びr3は以下の等式を満足せねばならない。

【0051】

$$(1) \quad (R1/R2) Ve = R1/4$$

(2) $R1(1/R2 + 1/r3) Ve = 3R1/4$
減算し、 $r3 = R2/2$ とすると、 $R1 = R2R1/4 Ve$ となる。

【0052】更に $r1 = r$ を選択すると、 $ri = R1/2$ であるので、 $Ve = R1/2$ であり、結果として $R1 = R2/2$ である。

【0053】トランジスタT3のベース電圧によって電流源S1の電流Iを、関係式 $ri = R1/2$ を恒常的に維持するように自動的に制御することにより、電源電圧の揺らぎ及びプロセス変動にかかわらず、ジェネレータ6によって与えられるしきい値電圧Vt。は2つの所望の値をとる。

【0054】しきい値電圧Vt。は比較器C及びC*の入力に、トランジスタT7を含むエミッタフォロアを介して与えられる。トランジスタT7のコレクタは接地されており、且つそのエミッタは、抵抗として接続されているNMOSTランジスタのドレインソース経路の抵抗を介して電位Vssに接続されている。トランジスタT7のエミッタは、電圧Vt。から、トランジスタT7のベースエミッタ電圧降下だけオフセットした値に等しい電圧Vt。を与える。この電圧のオフセットは、図3の増幅器の電圧VとV0との間またはV*とV0*との間のオフセットと正確に対応する。従ってこれらの電圧Vt、V0及びV0*は、比較器C及びC*の入力に直接与えることができる。

【0055】出力段は別として、比較器CとC*とは構造が同一である。従って比較器Cのみを以下に説明する。比較器C*の同一の各エレメントは*が付いた同じ参照記号を有する。

【0056】比較器Cは、エミッタによって相互に接続されており且つ各コレクタは抵抗を介して接地されている2つのトランジスタT8、T9を含む。更に比較器Cは、そのエミッタが負電位Vssに抵抗を介して接続されており、そのコレクタがトランジスタT8及びT9のエミッタに接続されており、且つそのベースがバイアス電圧Vrefを受取るトランジスタT10によって実現される電流源を含む。トランジスタT8及びT9のコレクタはそれぞれエミッタフォロア回路T11、T12及びT13、T14、並びに抵抗として接続されているNMOSTランジスタとの入力に接続されている。トラン

ジスタT8のコレクタはトランジスタT11のベースに接続されており、トランジスタT11のコレクタは接地されており、且つトランジスタT11のエミッタは、ダイオードとして接続されているトランジスタT12とNMOSトランジスタのドレインソース経路とを介して電位 V_{ss} に接続されている。トランジスタT9と関係するエミッタフォロアも同一の構造であり、トランジスタT13及びT14がそれぞれ先のエミッタフォロアのトランジスタT11及びT12の役割を果たす。比較器C*のエミッタフォロアは構造は同様であるが、電圧レベルを下流の回路7に適合させるようにこの回路に使用されているバイポーラトランジスタのベース-エミッタ電圧に等しい値だけ電圧をオフセットする役割を有するトランジスタT12及びT14は含まない。

【0057】それぞれx及びx*で示されたトランジスタT12及びT14のエミッタは比較器Cの差動出力を構成し、ポイントy及びy*に接続されているトランジスタT11*及びT13*のエミッタは比較器C*の差動出力を構成している。ポイントx、x*、y及びy*はECL ORゲート7の入力に与えられる。ゲート7は、相互にエミッタによって接続されており且つコレクタが抵抗を介して接地されている2つのトランジスタT15、T16を含む。トランジスタT15のコレクタは第3のトランジスタT17のコレクタに接続されており、トランジスタT17のエミッタは第4のトランジスタT18のエミッタに接続されており、トランジスタT18のコレクタはトランジスタT15及びT16のエミッタに接続されている。トランジスタT17及びT18のエミッタはトランジスタT20のコレクタに接続されており、トランジスタT20のエミッタは抵抗を介して電位 V_{ss} に接続されている。このトランジスタT20のベースはバイアス電圧 V_{ref} を受取る。ポイントx、x*、y及びy*はそれぞれトランジスタT17、T18、T15及びT16のベースに接続されている。トランジスタT16及びT15のコレクタはゲート7の差動出力を構成しており、差動アクティビティ信号VAL及びVAL*を与える。

【0058】図4の回路は以下のように機能する。遠隔ステーションのトランシーバが電力供給されていないときには、電圧V及びV*は、接地に対して、しきい値V_tよりも代数的に大きい。従ってトランシーバT8及びT8*は導通であり、トランジスタT9及びT9*はブロックされている。従ってトランジスタT11及びT11*もブロックされており、一方、トランジスタT13及びT13*は導通である。比較器C及びC*の差動出力x、x*及びy、y*は論理値0をとる。トランジスタT15及びT17はブロックされ、トランジスタT16及びT18は導通である。トランジスタT15のコレクタにおける電圧VAL*は接地電位 V_{dd} に等しく、コレクタ16における電位VALはより小さい値をと

り、このことは、差動信号VAL及びVAL*が論理値0を表わすことを意味する。

【0059】これとは対照的に、もし遠隔ステーションがアクティブであるならば、電圧VまたはV*の一方のみがしきい値V_tより小さい。その結果、トランジスタT15またはT17の一方が導通であり、トランジスタT16またはT18の一方がそれぞれブロックされる。差動出力VAL及びVAL*は論理値1をとる。

【0060】図5は、トランシーバの出力信号の整形回路4の実施例を示す。この回路は、エミッタによって相互に接続されており且つ各コレクタが抵抗を介して接地されている2つのトランジスタT21及びT22で構成されたECL ANDゲートである。他の2つのトランジスタT23及びT24は第5のトランジスタT25のコレクタに接続されているエミッタを有しており、トランジスタT25のエミッタは抵抗を介して接地されている。トランジスタT23のコレクタはトランジスタT21及びT22のエミッタに接続されており、一方、トランジスタT24のコレクタはトランジスタT22のコレクタに接続されている。トランジスタT25のベースはバイアス電圧 V_{ref} を受取る。トランジスタT21及びT22のベースはそれぞれ電圧V*及びVを受取る。トランジスタT23及びT24のベースは、電圧レベルオフセット回路(図示なし)を介して図4の回路によって与えられるラインアクティビティ信号VAL及びVAL*をそれぞれ受取る。トランジスタT21及びT22のコレクタの電圧s*及びsは、下流にある回路の残りの部分において使用され得る差動受信信号を構成する。

【0061】図5の回路の動作については、差動信号VAL及びVAL*が論理値1をとるときに、トランジスタT23は導通であり且つトランジスタT24はブロックされるので、差動増幅器として動作することを確認するのは容易である。これとは反対にVAL及びVAL*が論理値0をとるときには、トランジスタT23はブロックされ且つトランジスタT24は導通となる。その結果、信号sは低状態であり且つ信号s*は高状態であり、従って回路の差動出力は論理値0となる。

【図面の簡単な説明】

【図1】本発明に従う検出方法を実施するためのトランシーバデバイスの概略図である。

【図2】伝送検出回路を示す図である。

【図3】差動増幅手段のECL技術における実施例を示す図である。

【図4】本発明に従う伝送検出回路のECL実施例を示す図である。

【図5】トランシーバの出力信号を整形するための回路のECL実施例を示す図である。

【符号の説明】

1 双方向差動増幅器、

50 2 並直一直並変換器、

- 3 電力供給命令回路、
 4 整形回路、
 5 伝送検出器、
 6 ジェネレータ、
 7 ゲート、
 AUTO 電力供給命令信号、
 C, C* 比較器、
 e, e* 伝送命令信号、
 L, L* ライン、
 R, R* 整合インピーダンス、

*10

【図1】

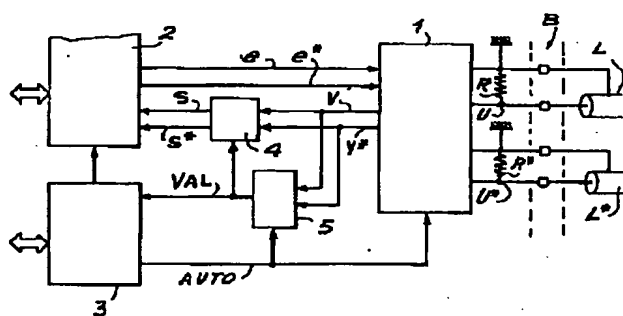


FIG. 1

【図2】

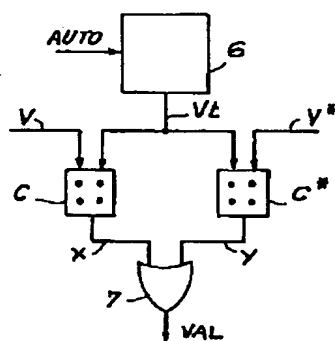


FIG. 2

【図3】

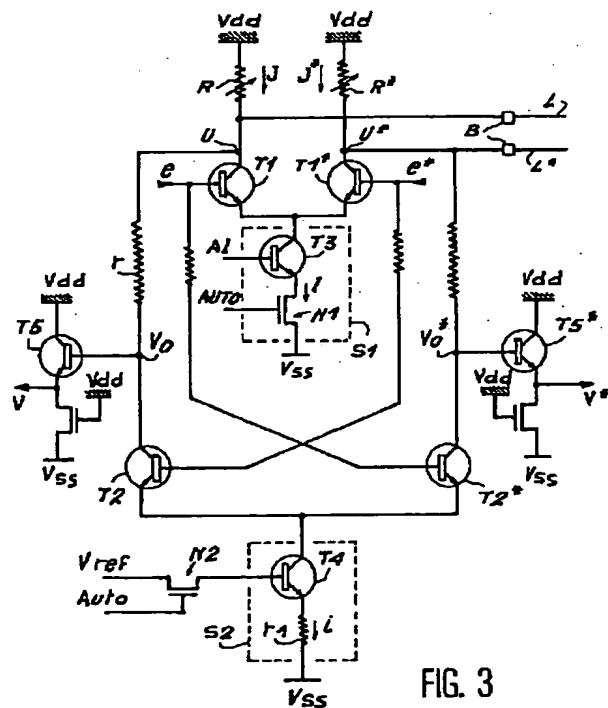


FIG. 3

【図5】

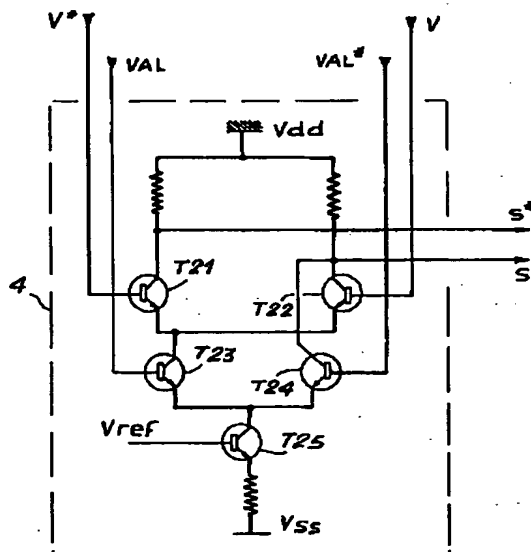


FIG. 5

【図4】

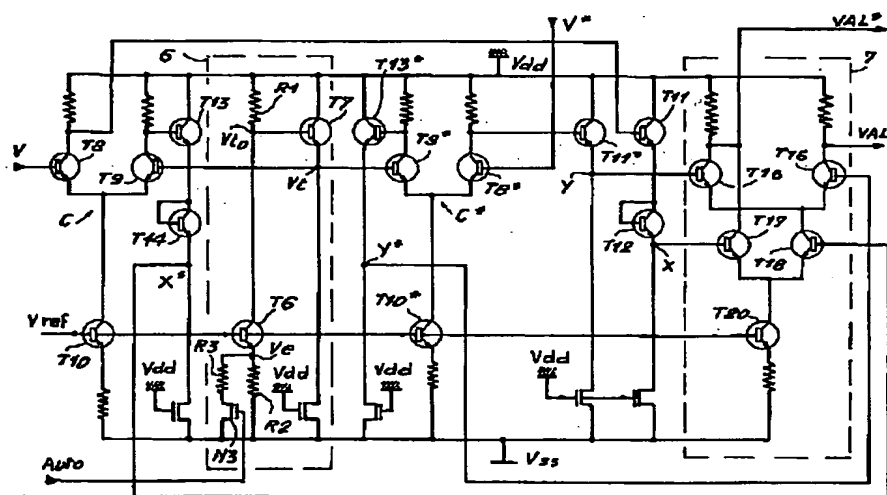


FIG. 4